

ZUKEN digital

SESSIONS 2026

10.19(月)-11.12(木)

オンライン開催

ZUKEN digital SESSIONS とは？

1. オンラインでいつでも視聴できる！豊富なプログラム

横浜で開催するZuken Innovation Worldでは、伝えきれない情報をオンデマンド配信します。

2. 図研の製品・ソリューションの次なる展開を先取り

主力製品の開発ロードマップと最新ソリューションなどを一挙にご紹介します。

3. 設計・検証・解析のエキスパートが語る！パートナー講演

パートナー企業の新たな取り組みや図研製品との連携ソリューションをいち早くお届けします。

視聴申込みは
こちらから

<https://my.zukendigital.com/s/ziwzds/>



図研ビジョン

※本イベントの前週に開催する **Zuken Innovation World 2026 横浜** での講演の録画動画をご覧ください。

ZV1 次世代エンジニアリングに向けた AX戦略と展望 ～図研のビジョンとロードマップ2026～

株式会社図研
技術本部
執行役員 技術本部長 高木 良亮



製品の高度化や先端半導体技術の進展、サプライチェーンの変化により、製造業はかつてないスピードで変革が求められています。図研は、MBSE によるシステム設計、AI を活用した設計支援・自動化、設計プロセスをつなぐデジタルスレッドの実現を推進しています。本セッションでは、図研のエンジニアリング IT 最新動向と今後のロードマップをご紹介します。

ZV2 図研ソリューションの最新動向と AIと協働する次世代設計環境のご紹介

株式会社図研
事業本部
常務執行役員 事業本部長 藤原 宏行



近年の設計現場では、製品の高度化・開発期間短縮・人材不足への対応等が課題となっています。こうした課題の解決に向けて、本セッションの前半は電気・電子設計および電装設計におけるソリューションの最新動向をご紹介します。後半では、AI が設計者の意思決定を支援し、開発効率化を実現する図研ソリューションの将来像をご紹介します。

ZV3 複雑性を抑え込み、イノベーションを 再現可能にするモノづくりのOSとは ～製造業DXの本質は「スケーラビリティ」にあり～

株式会社図研
専務執行役員 事業戦略担当 上野 泰生



図研の考える製造業 DX は、既存業務の効率化（オーディナリー・ケイパビリティ）と変化対応・価値創造（ダイナミック・ケイパビリティ）を同時に底上げする「OS」を構築することにあります。その要として、設計上流をどう構造化・デジタル化し、また詳細設計と連携していくのか、本セッションでは今までの取り組みと今後の構想についてご紹介します。

50th Anniversary

Zuken Innovation World & ZUKEN digital SESSIONS の

講演アンケートの回答者から、抽選で50名様にプレゼントが当たる企画をご用意しています。



新ソリューション企画

AF1 生成AIで加速するMBSE！ 要求分析～エレキ設計 一気通貫の爆速開発

株式会社図研
DX戦略室 第一コンサルティンググループ
井上 秋穂



MBSE が広まりを見せる中、設計資産を活用した影響分析や要求分析から詳細設計までを一気通貫でつなぐことによる開発リードタイム短縮への期待が高まっています。本セッションでは、「GENESYS」と生成 AI を活用し、要求分析支援や影響箇所候補の自動抽出、エレキ設計案の自動生成により、新規開発の効率化と派生開発の爆速化を目指す開発基盤構想をご紹介します。

AF2 お待たせしました！ 「ライブラリ登録AI支援」の実演と 今後の展望

株式会社図研
事業本部 SE統括部 第一SE部 第一SE課
チーフエンジニア 古川 和樹



昨年度、回路設計の効率化に向けて「ライブラリ登録 AI 支援」を発表し、多くの反響をいただきました。本セッションでは、現在開発中の「ライブラリ登録 AI 支援」を実演し、データシート読み込みからライブラリ反映までの一連の流れをご覧ください。また、データシートに記載された制約・注意事項を検証に活用するなど、さらなる効率化と品質向上に向けた企画案をご紹介します。

AF3 静電気による問題も、設計で防ぐ！ 「3D EMC Adviser」の新ルール実演

株式会社図研
事業本部 SE統括部 第一SE部 関西SE課
主任 小枝 孝也



静電気 (ESD) や外来ノイズによる不具合が、評価段階で顕在化し対策に苦慮していませんか。本セッションでは、「3D EMC Adviser」の最新動向をご紹介します。回路基板の設計段階で静電気の影響を可視化 / 対策する、新たな設計手法について解説します。さらに、EMC 設計のフロントローディングを支援する AI 活用の可能性についてもご紹介いたします。

AF4 図面情報をデジタル化しドメイン連携！ エレメカ協調に向けた 「E³.series」の新アプローチ

株式会社図研
事業本部 SE統括部 第二SE部 名古屋SE課
石原 吉将



産業機械の高機能化に伴い、設計初期からエレメカ連携の重要性が高まる一方、P&ID (配管計装図) などのプロセス図面は手作業運用が多く、伝達すべき情報の抜け漏れや手戻りが課題となっています。本セッションでは、「設計図面コンバータ」による既存図面のデジタル情報抽出と、「E³.series」を活用したエレメカ連携設計プロセスをデモを交えてご紹介いたします。

AF5 次世代DRプラットフォームでプロセス改革！ 要求・設計・組立を結ぶ 電装設計検証環境

株式会社図研
事業本部 SE統括部 第二SE部 関西SE課
平野 雄万



昨今、電装設計における検証業務の重要性と負荷は増大しています。しかし、そのノウハウは設計者個人に依存し、従来の手法では要求仕様の実現と品質担保が難しくなっています。本セッションでは、「WH Design Review」を起点とした、要求仕様に基づく検証項目と製品データ (設計・組立) の連携手法・プロセスをご紹介します。

図研グループ会社

APA 統合BOM/BOPソリューション 「Visual BOM」 ～AIとデータ活用で実現する モノづくりの高度化～

株式会社図研ブリサイト
営業部 アカウント営業2課
主任 伊東 卓也



統合 BOM/BOP ソリューション「Visual BOM」は、製品ライフサイクル上で発生するデータを統合管理し、DS-CR との連携にも対応。BOM・図面・3D データに加え、原価や納期などのトランザクションデータを活用できる環境を整備するとともに、AI を活用した設計資産の再利用促進や、品質情報を含めたナレッジの活用により、モノづくりにおける意思決定の高度化を支援します。

APB エレキ・メカ設計者向けeラーニング 「eZラーニング」のご紹介

図研テック株式会社
技術統括部 教育センター 教育技術課
課長 手塚 諒



図研テックの「eZラーニング」(イージーラーニング) は、2020 年のご提供開始以来、延べ 110 社 6,000 名超のお客さまにご利用いただいているエレキ・メカ設計者向けの eラーニングサービスです。本セッションでは、「eZラーニング」の概要と 2026 年度以降にアップデート予定の「パワーエレクトロニクス」「設計者 CAE」「設計品質」の講座概要をご紹介します。

ZUKEN digital SESSIONS 2026 開催期間

	10月													11月											
日付	19	20	21	22	23	24	25	26	27	28	29	30	31	1	2	3	4	5	6	7	8	9	10	11	12
曜日	月	火	水	木	金	土	日	月	火	水	木	金	土	日	月	火	水	木	金	土	日	月	火	水	木
	1日目	2日目	3日目	4日目	5日目	6日目	7日目	8日目	9日目	10日目	11日目	12日目	13日目	14日目	15日目	16日目	17日目	18日目	19日目	20日目	21日目	22日目	23日目	24日目	25日目

視聴開始 13:00～

17:00 視聴終了

製品開発ロードマップ

R01 CR-8000 System Planner/Design Gateway ロードマップ 上流との連携/モジュラーデザインの進化と、 次世代設計環境に向けた取り組み

株式会社図研
技術本部 EE開発部 部長 松下 哲郎
技術本部 EE開発部 EE2セクション セクションマネージャー 遠藤 誠



高機能化・大規模化・複雑化が加速する製品開発では、設計工程の上流において、いかに短い時間で品質をつくり込むかがますます重要となっています。本セッションでは、System Planner、Design Gateway、Circuit DR Navi の最新機能に加え、いよいよ動き始めた次世代設計環境の方向性をご紹介します。

R02 CR-8000 Design Force ロードマップ Part1 AIとシステムレベル設計による次世代設計改革

株式会社図研
技術本部 EL開発部 部長 江草 大介
技術本部 EL開発部 EL1セクション セクションマネージャー 佐藤 亮太



複雑化する製品要求と開発期間の短縮に対応するため、設計現場にはさらなる効率化と変革が求められています。本セッションでは、Design Force のロードマップとして、Autonomous Intelligent Place and Route (AI-PR) をはじめとする AI 活用の最新動向、システムレベル設計との連携強化、および設計効率化に向けた取り組みをご紹介します。

R03 CR-8000 Design Force ロードマップ Part2 3D EMC Adviser最新機能と解析モジュール Advanceの紹介、エレメカ協調設計・解析連携の強化

株式会社図研
技術本部 EL開発部 EL2セクション
セクションマネージャー 吉島 憲輔



急激に浸透の進む AI による社会や産業の大きな変革は、業界におけるデジタルリテラシーの世代交代にも大きな影響を及ぼしており、業務プロセス改善の必然性は益々高まっています。本セッションでは、3D EMC Adviser 等の最新機能の紹介に加え、図研の昨今の活動やそのコンセプト、ビジョンについてご紹介します。

R04 CR-8000 Design Force ロードマップ Part3 半導体パッケージ設計プロセスを支援する Design Forceの開発計画と取り組み

株式会社図研
技術本部 EL開発部 EL4セクション
セクションマネージャー 菅谷 直之



AI の進化を牽引する先端半導体開発では、チップとパッケージを含むシステム設計の重要性が高まっています。本セッションでは、こうした設計プロセスの進化を支援する Design Force の新機能や図研の取り組みに加え、従来のパッケージ設計の効率化に貢献する機能についてもご紹介します。

R05 CR-8000 DFM Center ロードマップ データで駆動し、AIで加速する生産準備へ

株式会社図研
技術本部 DFM開発部
部長 弦間 一泰



DFM Center は、基板製造・部品実装準備における人材不足や熟練者の技術継承、サプライチェーンの多様化といった課題に対し、「設計から製造までをデータでつなぎ、生産準備業務をデータで駆動し、AIで加速する」をコンセプトに開発を進めています。課題解決に向けた開発取り組みと最新機能をご紹介します。

R06 DS-CR、DS-2 Espressoロードマップ システム回路・基板設計のデータ管理、 AI活用、PLM連携

株式会社図研
技術本部 PLM開発部
部長 深谷 匡洋



DS-CR、DS-2 Espresso は、システム回路・基板設計のデータ管理を基盤に、上流連携や設計・製造連携、PLM 連携を強化し、エレクトロニクス設計プロセス全体を支えるプラットフォームへと進化を続けています。本セッションでは、その最新動向に加え、AI 活用やデジタルスレッドを見据えた今後のロードマップをご紹介します。

R07 E³.series ロードマップ マシナリー分野の制御 / 電装設計支援 最新機能と製品開発ロードマップ

株式会社図研
技術本部 欧州開発統括室
欧州開発統括室長 早乙女 幸一



産業機器・電子機器工場プラントなどのマシナリー制御・電装設計 / 製造においては、設計業務のデジタル化と標準化が競争力を左右する重要な取り組みとなっています。本セッションでは、同分野におけるデジタル活用を加速し、工期短縮と品質向上の両立を支援する E³.series をご紹介します。

R08 E³.infinite ロードマップ トランスポーテーション分野のワイヤハーネス設計の 自動化ならびに設計プロセス革新

株式会社図研
技術本部 A&M開発部 部長 宇野 史朗
技術本部 A&M開発部 AM3セクション グループリーダー 川村 幸嗣



図研の次世代ワイヤハーネス設計ソリューション「E³.infinite」は、AX 時代に向けてさらなる進化を遂げます。ジェネラティブデザインによる革新的な自動設計プロセスや AI 活用の方向性を解説するほか、次期リリース予定の AI Copilot をはじめとする注目の新機能を、デモを交えて詳しくご紹介します。

R09 DS-E3 ロードマップ ワイヤハーネス設計環境のデータ管理、 AI活用、PLM 連携

株式会社図研
技術本部 PLM開発部 パートナーセクション
セクションマネージャー 佐藤 佑介



製品の多様化や設計要求の高度化が進む中、DS-E3 は電装設計を支えるプラットフォームとして進化を続けています。本セッションでは、バリエーション管理ソリューションをはじめとする DS-E3 の最新機能と、その先を見据えた CAD 連携の強化、AI 活用の方向性、今後のロードマップをご紹介します。

R10 MBSEソリューション GENESYSロードマップ GENESYSによるMBSEの最新機能、 CR連携、SIDEKICK

株式会社図研
技術本部 PI開発部
セクションマネージャー 秋元 雅人



複雑化するシステム設計において、モデル活用と効率化は急務です。本セッションでは、GENESYS のシステムモデルを活用した SysMLv2 対応や AI 導入による設計効率化をはじめ、E3/CR 連携強化による詳細設計へのスムーズなデータ展開を解説。さらに、設計モデルのレビューや共有を容易にする Web ツール「SIDEKICK」など、注目の最新開発テーマをご紹介します。

パートナー

AP1 チップレット時代の 3DIC Compiler活用術

日本シノプシス合同会社
TPG
Principal Engineer
古賀 一成 様



チップレット・3DIC 時代には、半導体とパッケージを統合的に設計する環境が求められます。本セッションでは、Synopsys 3DIC Compiler によるマルチダイ設計・解析・検証機能に加え、図研との協業で実現するチップレットからパッケージまでのコデザインフローと、その設計効率化への取り組みをご紹介します。

AP2 安全要求でつなげるエレキ設計の信頼性と安全性

アンシス・ジャパン株式会社
技術部 Safety, Autonomy & Embedded Software
Application Engineering, Staff Engineer 石井 通義 様
株式会社図研
技術本部 PI開発部 パートナーセクション シニア・パートナー 高橋 修司 様



電気電子製品の開発では、信頼性の高い回路設計と安全性の担保を常に両立させる必要があります。回路設計側の成果を安全分析側へ伝達し、安全分析を経て安全要求として回路設計側へ反映させて継続的な設計改善につなげるためのフローについて、回路設計、安全分析、要求管理の観点からご紹介いたします。

AP3 図研 × Ansysが実現する、 次世代の設計・解析ワークフロー

アンシス・ジャパン株式会社
技術部
シニアアプリケーションエンジニア
遠藤 聡 様



3D-IC の普及に伴い重要性が高まるチップ・パッケージ・システム協調解析とマルチフィジックス解析について解説します。Design Force と Ansys を連携した電気・熱解析フローや実践事例に加え、シリコンインターポーザや大規模パッケージ向け最新ソリューション、System EDB の最新情報をご紹介します。

AP4 EV・航空宇宙・電子機器開発を 効率化するEMC/ESD解析技術のご紹介

アンシス・ジャパン株式会社
技術部
Technical Support Engineering, Staff Engineer
板谷 剛志 様



EMC 認証対応や ESD 対策にお悩みではありませんか？ Ansys EMC Plus と Charge Plus を用いて、ノイズ・落雷影響・帯電・放電現象 (ESD) をシミュレーションし、安心・高品質な製品開発を実現することで EV・航空宇宙・先進電子機器の開発期間短縮と品質向上を実現するソリューションをご紹介します。

AP5 チップレット設計を支える インターコネクト解析技術

キーサイト・テクノロジー株式会社
EDAソリューションエンジニアリング部
ソリューションエキスパート
明石 芳雄 様



本セッションでは、チップレットにおけるダイ間伝送路の設計・解析ソリューションをご紹介します。UCIe や BoW を対象に、アイダイアグラムや VTF 評価を用いた性能検証手法やシミュレーションモデルについて解説します。さらに、高精度な伝送路解析手法にて、設計最適化および実用的なサインオフ解析を実現するアプローチを提案します。

AP6 CR-8000と3DEXPERIENCE Platformの 連携による生産性向上について

ダッソー・システムズ株式会社
技術本部 SIMULIA Technical Leader Industry
Process Consultant Senior Specialist
大森 寛康 様



本セッションでは、CR-8000 とダッソー・システムズの 3DEXPERIENCE Platform との連携についてご紹介いたします。部品管理から解析まで、幅広い領域での連携を通じて、設計者・部品管理者・解析者が個別に行っていた作業を 3DEXPERIENCE Platform で一つにつなぎ、設計・業務効率を向上させる方法をご紹介します。

AP7 設計中に見極める配線の成立性 ～3D空間でのシミュレーション活用の実践～

SCSK株式会社
製造事業グループ デジタルエンジニアリング事業本部
プロダクト技術部 第一課
染谷 和 様



「IPS Cable Simulation」は、3D 環境でケーブル挙動や配線状態をシミュレーションし、設計段階で配線成立性を検証できるソリューションです。本セッションでは「E³.series」と「XVL Studio WR」の設計データを活用して可動時の挙動などを評価するデモと、評価結果を設計データへ即反映するプロセスをご紹介します。

AP8 製造業のDXを3D×AIで加速する ～3Dデータ活用を民主化するXVLパイプライン～

ラティス・テクノロジー株式会社
代表取締役社長CEO
鳥谷 浩志 様



汎用データで学んだ AI を活用することが当たり前になった今、競争に勝つためには、各企業が持つ独自データを AI で活用することが必須です。製造業は設計が 3D 設計した 3D モデルとそれに紐づく独自情報を持っています。この 3D データを活用することで、現場主導で DX を加速する手法、さらに AI を使った 3D 活用手法をご紹介します。

ZUKEN digital SESSIONS 2026 開催期間

	10月													11月											
日付	19	20	21	22	23	24	25	26	27	28	29	30	31	1	2	3	4	5	6	7	8	9	10	11	12
曜日	月	火	水	木	金	土	日	月	火	水	木	金	土	日	月	火	水	木	金	土	日	月	火	水	木
	1日目	2日目	3日目	4日目	5日目	6日目	7日目	8日目	9日目	10日目	11日目	12日目	13日目	14日目	15日目	16日目	17日目	18日目	19日目	20日目	21日目	22日目	23日目	24日目	25日目

視聴開始 13:00～

17:00 視聴終了